

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-291223

(43)Date of publication of application : 18.10.1994

(51)Int.Cl.

H01L 23/34

(21)Application number : 05-081002

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 08.04.1993

(72)Inventor : IKEDA YOSHINARI

NAKAMURA HIDEYO

YOSHIDA SHIZUYASU

(30)Priority

Priority number : 04 87377

Priority date : 09.04.1992

Priority country : JP

05 19121

08.02.1993

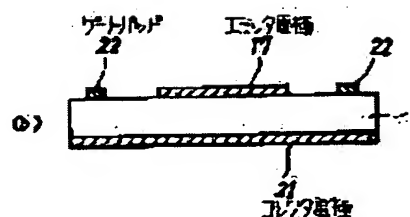
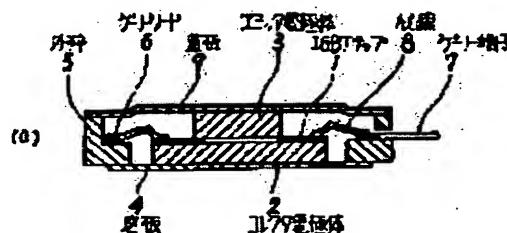
JP

## (54) SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To enable a semiconductor element to dissipate heat from both its upside and underside by a method wherein an electrode body is jointed to primary electrodes located on both the primary surfaces of the semiconductor element respectively, a control terminal is led out to the side of a case from a control electrode located on the one primary surface, and a case terminal board is brought into contact with the electrode body to serve as a thermal and electrical path.

**CONSTITUTION:** A collector electrode body 2 of molybdenum or the like is brazed throughout a collector electrode 21 provided to the underside of an IGBT chip 1. An emitter electrode body 3 is jointed to an emitter electrode 17, the chip 1 is put in a case composed of a base plate 4 and an outer frame 5, and the underside of the chip 1 is soldered to the base plate



4 of Cu or the like. An inner gate lead 6 is fixed onto the step of the outer frame 5 and led out through a gate terminal 7 which penetrates the outer frame 5. A gate pad 22 connected to a gate electrode on the chip 1 is connected to an Al wire 8 by bonding. Thereafter, a lid 9 is brazed to the upside of the outer frame 5 to hermetically seal up the IGBT chip 1. Therefore, heat released from a semiconductor element is conducted to a contact body from electrode bodies and dissipated from both the upside and underside of the element.

---

## LEGAL STATUS

[Date of request for examination] 22.10.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3129020

[Date of registration] 17.11.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## CLAIMS

## [Claim(s)]

[Claim 1] In that by which one piece or plurality of a semiconductor element assembly which has a main electrode and a control electrode is held by one container on 1 principal plane, and two or more control electrodes are connected to a common control terminal The electrode object which consists of a metallic material which the coefficient of thermal expansion approximated at the semiconductor material is joined to the main electrode which exists in both the principal planes of a semiconductor element assembly, respectively. The semiconductor device characterized by connecting with the common wiring connected to the control terminal with which the field by the side of the anti-semiconductor element assembly of a two-electrodes object counters the terminal assembly of a container, respectively, and each control electrode is pulled out by penetrating the insulating side attachment wall of a container.

[Claim 2] The semiconductor device according to claim 1 used for the contact object equipped with the cooling means, respectively, pressurizing at the terminal assembly of container both sides.

[Claim 3] In that by which one piece or plurality of a semiconductor element assembly which has a main electrode and a control electrode is held by one container on 1 principal plane, and two or more control electrodes are connected to a common control terminal The electrode object which consists of a metallic material which the coefficient of thermal expansion approximated at the semiconductor material is joined to the main electrode which exists in both the principal planes of a semiconductor element assembly, respectively. The semiconductor device characterized by connecting with the common wiring connected to the control terminal with which one side of a two-electrodes object is exposed to container superficies by the anti-semiconductor element assembly side with a terminal, the field by the side of the anti-semiconductor element assembly of another side counters the terminal assembly of a container, and each control electrode is pulled out by penetrating the insulating side attachment wall of a container.

[Claim 4] The semiconductor device according to claim 3 with which it is used for them for the electrode object and terminal assembly which are exposed to container both superficies by the contact object equipped with the cooling means, respectively, pressurizing.

[Claim 5] In that by which one piece or plurality of a semiconductor element assembly which has a main electrode and a control electrode is held by one container on 1 principal plane, and two or more control electrodes are connected to a common control terminal The electrode object which consists of a metallic material which the coefficient of thermal expansion approximated at the semiconductor material is joined to the main electrode which exists in both the principal planes of a semiconductor element assembly, respectively. The semiconductor device characterized by connecting with the common wiring to which a two-electrodes object is connected to the control terminal with which it exposes to container superficies by the anti-semiconductor element assembly side, and each control electrode is pulled out by penetrating the insulating side attachment wall of a container.

[Claim 6] The semiconductor device according to claim 5 with which it is used for it for the electrode object exposed to container both sides by the contact object equipped with the cooling means, respectively, pressurizing.

[Claim 7] The semiconductor device according to claim 1 to 6 from which connection wiring with the

part of the control electrodes and common wiring was removed in middle.

[Claim 8] The semiconductor device according to claim 1 to 7 with which the control electrode was connected with common wiring by lead wire, respectively.

[Claim 9] The semiconductor device according to claim 1 to 7 with which common wiring was inserted between the electric insulating plates of two sheets, two or more protrusion electrodes connected with common wiring at one electric insulating plate whole surface were exposed with semiconductor device, and the protrusion electrode was joined to a part of each control electrode, respectively.

[Claim 10] the cross section of the electrode object joined to the control electrode and the main electrode which exists on the same principal plane of a semiconductor element assembly -- the connection between a control electrode and a control terminal -- the semiconductor device according to claim 1 to 9 enlarged from the conductor at the side far from a semiconductor element assembly

[Claim 11] the cross section of an electrode object -- the connection between the control electrode on a semiconductor element assembly principal plane, and a control terminal -- the semiconductor device according to claim 10 which avoided the upper part of a conductor and was enlarged

[Claim 12] The semiconductor device according to claim 1 to 11 whose portion near at a nose of cam it is out of the container of a control terminal, and is flexibility.

[Claim 13] The semiconductor device according to claim 12 with which the portion close to the container of a control terminal was formed wavelike.

[Claim 14] The semiconductor device according to claim 12 with which the nose of cam of a control terminal branched in the shape of U character.

---

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DETAILED DESCRIPTION

## [Detailed Description of the Invention]

[0001]

[Industrial Application] this invention is an insulated-gate type bipolar transistor (it is described as Following IGBT) which has an MOS structure in the surface section of a bipolar transistor, and is used as a switching element of a voltage drive. It is related with the semiconductor device which held like an element one piece or plurality of a semiconductor element assembly which has a main electrode and a control electrode on 1 principal plane into the container.

[0002]

[Description of the Prior Art] MOSFET which used conductivity modulation as a switching element, and the so-called IGBT attract attention in recent years. As for IGBT, an on resistance can make [ an input impedance ] it high low like a bipolar transistor like MOSFET. Drawing 2 shows the basic structure of IGBT. It sets in this structure and is n. - It is n+ in the surface layer to the p base region 12 and a pan in the surface layer of a layer 11. The emitter region 13 is formed alternatively, respectively. n of the p base region 12 - A layer 11 and n+ The surface portion pinched by the emitter region 13 is a portion used as the channel field 14, and the gate electrode 16 is formed through the gate insulator layer 15 on it. n+ The emitter electrode 17 touches the p base region 12 in common at a part of emitter region 13. The emitter electrode 17 is insulated by the gate electrode 16 and the insulator layer 18. n- The n buffer layer 19 of high high impurity concentration is formed in a side besides a layer 11, and it is n+ further. Lower layer p+ of a buffer layer 19 The collector layer 20 is formed. And p+. The collector electrode 21 touches the collector layer 20.

[0003] It is n+ by grounding the emitter electrode 17 and impressing voltage to the gate electrode 16 in such IGBT. It passes along the channel field 14 from an emitter region 13, and is n. - The electron current is injected into a layer 11. n- The electron current injected into the layer 11 is n+. It is n+ when a buffer layer 19 is reached. A buffer layer 19 and p+ n+/p+ by the collector layer 20 Since built-in voltage is recovered by storing up an electron p+ Pouring of the electron to a collector layer 20 takes place, and it is p+ by it. A collector layer 20 to n+ A buffer layer 19 and n - Pouring of the electron hole to a layer 11 starts, and it is result n+. A buffer layer 19 and n - Conductivity modulation starts in a layer 11. n- The hole current injected into the layer 11 is n+ of the p base region 12. It escapes to the emitter electrode 17 through directly under [ emitter-region 13 ]. The emitter electrode 17 is the p base region 12 and n+. Since the emitter region 13 is short-circuited, it is p+. A collector layer 20 and n+ A buffer layer 19 and n - A layer 11, the p base region 12, and n+ Thyristor operation of the pnpn structure which consists of an emitter region 13 can be prevented, and the turn-off of the element can be carried out by making potential between gate emitters into zero.

[0004] In order to increase the current capacity of such IGBT, two or more basic structures as shown in drawing 3 are formed in one silicon element assembly. In this case, two or more emitter electrodes 17 and collector electrodes 20 are connected, respectively, and are made into one, and the gate electrode 16 is mutually connected through a gate lead. Or parallel connection of two or more IGBT silicon element assemblies is held and carried out to one container.

[0005]

[Problem(s) to be Solved by the Invention] It is important to come out so with the general element for power, to radiate a certain heat generated within a silicon element assembly also in IGBT at the time of a flow like, and to hold down element assembly temperature to below constant temperature. When carrying out bonding of the energization to the emitter electrode 17 although heat can be easily radiated through the support plate, if a collector electrode 21 is soldered to a support plate, and performing an aluminum conductor, the thermolysis from the element assembly upper surface cannot be expected. Moreover, application in a field with high frequency becomes difficult with the inductance which an aluminum conductor has.

[0006] By radiating heat from vertical both sides of the semiconductor element assembly which has a main electrode and a control electrode on 1 principal plane, the purpose of this invention can increase current capacity and is to offer a semiconductor device with a still smaller internal inductance.

[0007]

[Means for Solving the Problem] In the semiconductor device by which one piece or plurality of a semiconductor element assembly to which this invention has a main electrode and a control electrode on 1 principal plane is held by one container, and two or more control electrodes are connected to a common control terminal in order to attain the above-mentioned purpose The electrode object which consists of a metallic material which the coefficient of thermal expansion approximated at the semiconductor material is joined to the main electrode which exists in both the principal planes of a semiconductor element assembly, respectively. The field by the side of the anti-semiconductor element assembly of an electrode object should counter the terminal assembly of a container, or it should expose to container superficies by the anti-semiconductor element assembly side, and should connect with the common wiring connected to the control terminal with which each control electrode penetrates the insulating side attachment wall of a container. And it is effective that it is used for it for the terminal assembly or the electrode object to expose of container both sides by the contact object equipped with the cooling means, respectively, pressurizing. Moreover, connection wiring with the part's of the control electrodes and common wiring having been removed in middle and a control electrode are connected with common wiring by lead wire, or common wiring is inserted between the electric insulating plates of two sheets, two or more protrusion electrodes connected with common wiring at the whole surface of one electric insulating plate are exposed, the protrusion electrode is joined to a part of each control electrode, respectively, and things are effective. furthermore, the cross section of the electrode object joined to the control electrode and the main electrode which exists on the same principal plane of a semiconductor element assembly -- the connection between a control electrode and a control terminal -- having been enlarged from the conductor at the side far from a semiconductor element assembly -- in this case, the cross section of an electrode object -- the connection between the control electrode on a semiconductor element assembly principal plane, and a control terminal -- having avoided the upper part of a conductor and having been enlarged -- It is out of the container of a control terminal, and it is effective that a portion near at a nose of cam is flexibility, that the portion which approached the container of a control terminal for the reason was formed wavelike, or that the nose of cam of a control terminal branched in the shape of U character.

[0008]

[Function] If a contact object is pressurized to the electrode object or terminal assembly exposed to container superficies by exposing the electrode object joined to both sides of a semiconductor element assembly on immediate-container superficies, or making the terminal assembly inside of a container counter, the heat generated in a semiconductor element assembly is spread on a contact object through direct or a terminal assembly from an electrode object, and can increase the current capacity of a semiconductor device. And since connection by the bonding of lead wire is not used for connection of a main electrode, an internal inductance becomes small. Furthermore, thermolysis can be raised by enlarging the cross section of an electrode object by the side far from a semiconductor element assembly. Moreover, although connection through the common wiring linked to the control terminal of a control electrode can also be made with the bonding of lead wire, by using the contact substrate of the

double-sided electric insulating plate which only the protrusion electrode which has common wiring inside and is joined to a part of each control electrode exposes, the space for bonding lead wire is reduced and the height of a container can be made low. Furthermore, it is also easy to break and carry out repair of the gate wiring of a poor unit or an element, and the trouble by the stress in the portion which approached the container on the occasion of external connection of a control terminal does not arise by making into flexibility a part for the point of the control terminal pulled out out of a container.

[0009]

[Example] Drawing 1 (a) The IGBT element of one example of this invention is shown, and it is drawing 1 (b). The IGBT chip is shown and the same sign is given to drawing 3 and the common portion. The collector-electrode object 2 which consists of Si, molybdenum with an almost equal coefficient of thermal expansion, or a tungsten is soldered with elevated-temperature solder etc. on the whole surface, or it is welded to the collector electrode 21 of the inferior surface of tongue of the IGBT chip 1 which consists of Si. Moreover, the emitter electrode object 3 is similarly joined to the emitter electrode 17 in the chip core. This chip 1 is put into the container which consists of an outer frame 5 of a bottom plate 4 and alumina ceramics. You may solder the inferior surface of tongue of a chip 1 with solder to the bottom plate 4 which consists of Cu with high thermal conductivity etc. It has L typeface cross section, the internal gate lead 6 is fixed on the step, and the outer frame 5 is pulled out from the gate terminal 7 which penetrates an outer frame 5 from this lead. And the gate lead 6 is connected with the gate pad 22 connected to the gate electrode on a chip 1 with the bonding of the aluminum line 8. Then, a cover plate 9 is joined and sealed in inert gas by the upper-limit side, soldering, weld, or adhesion of an outer frame 5. In addition, a mullite, a steatite, or alumimium nitride can be used for an outer frame instead of an alumina. Moreover, a resin can also be used when junction to a bottom plate 4 and a cover plate 6 is performed at low temperature. In addition, it may be filled up with silicone resin in the container of the circumference of an element assembly 1 for proof-pressure maintenance of the IGBT chip 1, and the purpose of protection. Thus, the IGBT element of a 34mmx34mmx8mm compact size is obtained.

[0010] drawing 3 (a) (b) (c) and -- the IGBT element of another example of this invention shown in drawing 4 -- a chip 1 -- drawing 3 (b) As shown in drawing 4 which is a B-B line cross section, it is divided into eight unit patterns, and a bonding pad 22 exists in the gate electrode 16 which exists in each unit pattern, respectively. And it connects with the gate lead 6 on the step of the surrounding outer frame 5 with the bonding of the aluminum line 8. Bulking agents, such as gel 23 and a resin 24, were enclosed with the container which consists of a bottom plate 4 and an outer frame 5 after connection of the gate, and the emitter electrode object 3 has projected from the field of a resin 24. In addition, when a poor unit is in the inside of two or more IGBT units as shown in drawing 4, repair can be carried out by not carrying out bonding of the aluminum line 8 to the unit, or cutting.

[0011] Drawing 5 shows the semiconductor device which used the plurality of the IGBT element of drawing 1, i.e., an IGBT module. In drawing, two or more IGBT elements 31 are pinched between two contact objects 32 and 33, the cover plate [ in / drawing 1 of an element 31 / in the up contact object 32 ] 9 and the lower contact object 33 carry out pressurization contact with an insulating bolt 34 and a nut 35 at a bottom plate 4, and an element 31 is fixed among the contact objects 32 and 33. And when [ at which the collector-electrode object 2 will take bottom plate 4 between the emitter electrode object 4 in a container, and a cover plate 9 ] not attached and carried out, the contact of low resistance between them is secured. Thereby, the heat generated for the IGBT chip 1 is transmitted through the trajectory of the emitter electrode object 3, a cover plate 9, the up contact object 32 and the collector-electrode object 2, a bottom plate 4, and the lower contact object 33. Although it serves as the cooling object since the contact objects 32 and 33 radiate heat from a front face by air blast quenching It is also effective to raise the cooling effect by having a fin for thermolysis furthermore or having water cooling or a heat pump jacket. Two or more IGBT chips can be held for the IGBT module of the same current capacity in one container by these policies, and it can be made the size of abbreviation 1/2 as compared with the case where the lead wire which carried out bonding of the connection with the emitter electrode of each chip performs, and becomes a low inductance.

[0012] Moreover, stop soldering, sticking by pressure or \*\*\*\*ing, the gate terminal 7 of the IGBT element 31 which adjoins like illustration can be boiled, and it can connect more, and by using the gate wiring in an element, in the interior of a module, it becomes unnecessary to pull wiring about and size reduction of much more module is made. Drawing 6 (a) (b) (c) The IGBT element of the example of the shown this invention is a resin module type, and the insulating outer frame 6 does not use. That is, the collector-electrode object 2 is exposed to an inferior surface of tongue, the emitter electrode object 3 is exposed on the upper surface, and it is closed with the resin 24. And the gate contact substrate 25 is used for connection with the gate pad 22 on the IGBT chip 1. The gate contact air mass 25 is drawing 7 (a). (b) The gate lead 6 is inserted between the up electric insulating plate 26 which has the breakthrough 30 for the emitter electrode 3 in the center, respectively, and the lower electric insulating plate 27, and is not in sight from the outside so that it may be shown. The board of a ceramic or polymeric materials is used for both the electric insulating plates 26 and 27. And the solder bump 28 has projected from the inferior-surface-of-tongue electric insulating plate 27. This solder bump 28 is joined to the bonding pad 22 which exists in each unit pattern of the IGBT chip 1. By using such a gate contact substrate 25, the height of an element was able to be made thin 1mm or more as compared with the case where it connects by the aluminum line 8. In addition, although a gate terminal 7 is pulled out out of the gate contact substrate 25 in the position which counters from the gate lead 6, the configuration of the wavelike portion 71 is carried out, and deformation of a point has become free at the fundamental portion.

[0013] With the IGBT element shown in drawing 3, in order that the emitter electrode object 3 may avoid contact to the lead wire 8 by which bonding is carried out to the gate electrode on a chip 1, it must be made a rectangle and area becomes small as compared with the collector-electrode object 3. Therefore, the heat release from an emitter electrode side was compared from the collector-electrode side, and there were. [ quite few ] Drawing 8 (a) (b) In the example shown in (c), the cross sectional area of the emitter electrode object 3 enlarges with the structure of using the gate contact substrate 25 in the gate contact substrate 25 upper part. In this case, while the alignment to processing and the chip 1 of the emitter electrode object 3 becomes difficult, the heat release by the side of an emitter electrode object can be increased. In this case, since the gate contact substrate 25 is used, although there is no problem of contact to the emitter electrode object 3 and bonding lead wire, a cross sectional area is restricted to the upper part of a gate contact substrate. Drawing 9 (a) (b) (c) The example in the case of using the gate bonding lead wire 8 like the element of drawing 3 was shown, and the upper part which enlarged the cross sectional area of the emitter electrode object 5 formed the slit 81 which avoids the upper part of the gate bonding lead wire 8. It is drawing 9 (c) by this. A possibility that the upper part which expanded the area of the emitter electrode object 3 might contact lead wire 8 was able to disappear so that it might be shown, thickness could be thickened, and reduction of thermal resistance was able to be enlarged. In the example shown in drawing 10, the slit 81 of drawing 9 was connected and the flat-surface configuration of the emitter electrode object 3 was made into the shape of I character. Although thermal resistance increases compared with the example of drawing 9, processing of an electrode object becomes easy.

[0014] Drawing 11 and drawing 12 are two examples of the pattern of the gate lead 6 shown except for the lower electric insulating plate 27 of the gate contact substrate 25, and the gate lead 6 is annularly formed in the outside or inside in the position distant from each solder bump 28. Drawing 13 (a) (b) (c) The repair method in case a poor unit exists in a chip with the IGBT element using such a gate contact substrate is shown. Drawing 13 (a) When the poor unit 10 exists with the shown IGBT chip 1, it is drawing 13 (b). (c) The breakthrough 29 which reaches the lower electric insulating plate 27 from the up electric insulating plate 26 is broken so that it may be shown, the solder bump 28 of the portion is removed, and the gate electrode of the poor unit 10 is made not to be connected to the gate lead 6. Thereby, repair was able to be performed like [ in the case of drawing 1 which connects the gate using the aluminum line 8 or drawing 3, and drawing 4 ].

[0015] In the above example, although it is the case where the IGBT chip of one IGBT element is one piece, the IGBT chip which has one piece or two or more gates can be made into the same double-side-



cooling structure also in the enclosed micro stack, and separation of a poor chip can also be made the same. Drawing 14 shows the assembly of the module which consists of plurality of the IGBT element 31 by this invention, and the same sign is given to drawing 5 and the common portion. although it will be satisfactory if the height of the terminal block 37 to which a gate terminal 7 is fixed with solder 39 is the same at this time -- the processing error of a terminal block 37 -- or an element 31 may incline, or when the height of the gate-terminal clamp face is different from the reasons of the inclination of the gate contact substrate in the case of the element using the gate contact substrate 25 etc., as shown in drawing, it may come floating. However, if there is a wavelike portion 71 as shown in the origin of a gate terminal 7 at drawing 6 and drawing 8 as shown in drawing 15, in order to absorb the difference of such clamp face height, it is drawing 15 (a). Even if the element 31 leans at first like, the contact objects 32 and 33 can be made to carry out pressurization contact of both sides of each element by indirectly sufficient force through direct or a spacer 36. When this wavelike portion 71 does not exist, since it not only becomes the cause of breakage, but big stress is applied to the fundamental portion of a gate terminal 7 and big welding pressure is not applied, a contact thermal resistance may increase. Such breakage or increase of a contact thermal resistance is avoided according to the above-mentioned gate-terminal structure. Drawing 16 (a) (b) By showing the case where the direct file of the gate terminal 7 of the modular contiguity element 31 is carried out, as shown in drawing 5, the gate terminal 7 of rigidity is high, and if it is in the same height, such fault will not produce one element 31 by coming floating, and the same fault as the above arising, or making a point into flexibility.

[0016] With the element of the example of this invention shown in drawing 17, the point 72 of a gate terminal 7 was branched in the shape of U character. This point 72 is drawing 18 (a), even if a gap is in the position and height of the gate terminal 7 and the gate-terminal base 33 by the processing error etc., since it is easy to deform. (b) It can \*\*\*\*, and can be made to be able to stick with the gate terminal 7 of a terminal block 37 or a contiguity element using 38 so that it may be shown, and the gate-terminal breakage under assembly, a poor contact, etc. can be lost. Moreover, an element 31 and the contact objects 32 and 33 are stuck, and thermal resistance can also be mitigated.

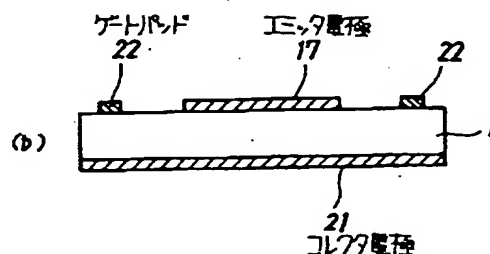
[0017] As mentioned above, although the example about an IGBT element was described, in the semiconductor device using the semiconductor substrate which has a main electrode and a control electrode on 1 principal plane, it can carry out similarly like other semiconductor devices, for example, vertical form MOSFET, or a thyristor.

[0018]

[Effect of the Invention] A control terminal is pulled out to the side. according to this invention -- the main electrode of both the principal planes of a semiconductor element assembly -- an electrode object - - joining -- the common wiring from the control electrode on 1 principal plane -- minding -- a container - - By contacting a container terminal assembly on an electrode object with an external pressure, and carrying out to a part of path of heat and the electrical and electric equipment, or exposing the other sides of an electrode object on container superficies, the thermolysis from semiconductor device both sides was attained, and it became possible to give big current capacity by small volume. Furthermore, by inserting common control wiring into connection with two or more control electrodes, and using the contact substrate which only the protrusion electrode joined to a part of each control electrode exposes, the space for the bonding of lead wire was reduced and much more miniaturization was attained.

---

[Translation done.]



## 【特許請求の範囲】

【請求項1】一主面上に主電極および制御電極を有する半導体素体の1個あるいは複数個が一つの容器に収容され、複数の制御電極が共通の制御端子に接続されるものにおいて、半導体素体の両主面にそれぞれ存在する主電極に半導体材料に熱膨脹係数の近似した金属材料よりなる電極体が接合され、両電極体の反半導体素体側の面がそれぞれ容器の端子板に対向し、各制御電極が容器の絶縁性側壁を貫通して引き出される制御端子に接続される共通配線と接続されたことを特徴とする半導体装置。

【請求項2】それぞれ冷却手段を備えた接触体を容器両面の端子板に加圧して使用される請求項1記載の半導体装置。

【請求項3】一主面上に主電極および制御電極を有する半導体素体の1個あるいは複数個が一つの容器に収容され、複数の制御電極が共通の制御端子に接続されるものにおいて、半導体素体の両主面にそれぞれ存在する主電極に半導体材料に熱膨脹係数の近似した金属材料よりなる電極体が接合され、両電極体の一方が反半導体素体側で容器外面に露出し、他方の反半導体素体側の面が容器の端子板に対向し、各制御電極が容器の絶縁性側壁を貫通して引き出される制御端子に接続される共通配線と接続されたことを特徴とする半導体装置。

【請求項4】それぞれ冷却手段を備えた接触体が容器両外面に露出する電極体および端子板に加圧して使用される請求項3記載の半導体装置。

【請求項5】一主面上に主電極および制御電極を有する半導体素体の1個あるいは複数個が一つの容器に収容され、複数の制御電極が共通の制御端子に接続されるものにおいて、半導体素体の両主面にそれぞれ存在する主電極に半導体材料に熱膨脹係数の近似した金属材料よりなる電極体が接合され、両電極体が反半導体素体側で容器外面に露出し、各制御電極が容器の絶縁性側壁を貫通して引き出される制御端子に接続される共通配線と接続されたことを特徴とする半導体装置。

【請求項6】それぞれ冷却手段を備えた接触体が容器両面に露出する電極体に加圧して使用される請求項5記載の半導体装置。

【請求項7】制御電極のうちの一部と共通配線との接続配線が中間で除去された請求項1ないし6のいずれかに記載の半導体装置。

【請求項8】制御電極がそれぞれ導線によって共通配線と接続された請求項1ないし7のいずれかに記載の半導体装置。

【請求項9】共通配線が2枚の絶縁板の間にはさまれ、一方の絶縁板一面に共通配線と接続される複数の突出電極が露出し、その突出電極が各制御電極の一部分にそれぞれ接合された請求項1ないし7のいずれかに記載の半導体装置。

【請求項10】制御電極と半導体素体の同一主面上に存在

する主電極に接合された電極体の断面積が制御電極と制御端子との間の接続導体より半導体素体から遠い側において大きくされた請求項1ないし9のいずれかに記載の半導体装置。

【請求項11】電極体の断面積が半導体素体主面上の制御電極と制御端子との間の接続導体の上方を避けて大きくされた請求項10記載の半導体装置。

【請求項12】制御端子の容器外にあって先端に近い部分が可撓性である請求項1ないし11のいずれかに記載の半導体装置。

【請求項13】制御端子の容器に近接した部分が波状に形成された請求項12記載の半導体装置。

【請求項14】制御端子の先端がU字状に分岐された請求項12記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、例えばバイポーラトランジスタの表面部にMOS構造を有し、電圧駆動のスイッチング素子として用いられる絶縁ゲート型バイポーラトランジスタ(以下IGBTと記す)素子のように一主面上に主電極と制御電極を有する半導体素体の1個あるいは複数個を容器の中に収容した半導体装置に関する。

## 【0002】

【従来の技術】近年スイッチング素子として伝導度変調を利用したMOSFET、いわゆるIGBTが注目されている。IGBTはMOSFET同様に入ラインピーダンスが高く、またバイポーラトランジスタと同様にオン抵抗が低くできる。図2は、IGBTの基本構造を示す。この構造においては、 $n^-$ 層11の表面層内に $p$ ベース領域12、さらにその表面層内に $n^+$ エミッタ領域13とがそれぞれ選択的に形成されている。 $p$ ベース領域12の $n^-$ 層11と $n^+$ エミッタ領域13ではさまれた表面部分はチャネル領域14となる部分で、その上にゲート絶縁膜15を介して、ゲート電極16が形成されている。 $n^+$ エミッタ領域13の一部には $p$ ベース領域12と共通にエミッタ電極17が接触している。エミッタ電極17はゲート電極16と絶縁膜18で絶縁されている。 $n^-$ 層11の他側には高不純物濃度の $n$ バッファ層19が設けられ、さらに $n^+$ バッファ層19の下層 $p^+$ コレクタ層20が形成されている。そして、 $p^+$ コレクタ層20にはコレクタ電極21が接触している。

【0003】このようなIGBTでは、エミッタ電極17を接地し、ゲート電極16に電圧を印加することにより、 $n^+$ エミッタ領域13からチャネル領域14を通して $n^-$ 層11に電子電流が注入される。 $n^-$ 層11に注入された電子電流が $n^+$ バッファ層19に達すると、 $n^+$ バッファ層19と $p^+$ コレクタ層20による $n^+/p^+$ のビルトイン電圧を電子を蓄積させることで回復するので、 $p^+$ コレクタ層20への電子の注入が起こり、それによって $p^+$ コレクタ層20から $n^+$ バッファ層19および $n^-$ 層11への正孔の

注入がおこり、その結果 $n^+$ バッファ層19および $n^-$ 層11において伝導度変調がおこる。 $n^-$ 層11に注入された正孔電流は、 $p$ ベース領域12の $n^+$ エミッタ領域13直下を通りエミッタ電極17へ抜ける。エミッタ電極17は $p$ ベース領域12と $n^+$ エミッタ領域13を短絡しているため、 $p^+$ コレクタ層20、 $n^+$ バッファ層19および $n^-$ 層11、 $p$ ベース領域12、 $n^+$ エミッタ領域13からなる $pnpn$ 構造のサイリスタ動作を阻止し、ゲート・エミッタ間電位をゼロにすることで素子をターンオフすることができる。

【0004】このようなIGBTの電流容量を増大させるには、図3に示すような基本構造を一つのシリコン素体に複数個形成する。この場合、複数のエミッタ電極17およびコレクタ電極20はそれぞれ連結されて一体とされ、ゲート電極16はゲートリードを介して相互に接続される。あるいは一つの容器に複数のIGBTシリコン素体を収容し、並列接続する。

【0005】

【発明が解決しようとする課題】一般の電力用素子でそうであるように、IGBTでも導通時にシリコン素体内で発生する熱を放散して素体温度を一定温度以下に抑えることが重要である。コレクタ電極21を支持板にろう付けすれば、その支持板を介して容易に放熱できるが、エミッタ電極17への通電をアルミニウム導線をボンディングして行う場合には、素体上面からの放熱は期待できない。また、アルミニウム導線の持つインダクタンスによって周波数の高い分野への適用が困難となってくる。

【0006】本発明の目的は、一主面上に主電極および制御電極を有する半導体素体の上下両面から放熱することにより電流容量を増大でき、さらに内部インダクタンスの小さい半導体装置を提供することにある。

【0007】

【課題を解決するための手段】上記の目的を達成するために、本発明は、一主面上に主電極および制御電極を有する半導体素体の1個あるいは複数個が一つの容器に収容され、複数の制御電極が共通の制御端子に接続される半導体装置において、半導体素体の両主面にそれぞれ存在する主電極に半導体材料に熱膨張係数の近似した金属材料よりなる電極体が接合され、電極体の反半導体素体側の面が容器の端子板に対向するか、あるいは反半導体素体側で容器外面に露出し、各制御電極が容器の絶縁性側壁を貫通する制御端子に接続される共通配線と接続されたものとする。そして、それぞれ冷却手段を備えた接触体が容器両面の端子板あるいは露出する電極体に加圧して使用されることが有効である。また、制御電極のうちの一部と共通配線との接続配線が中間で除去されたこと、制御電極が導線によって共通配線と接続されるか、あるいは共通配線が2枚の絶縁板の間にはさまれ、一方の絶縁板の一面に共通配線と接続される複数の突出電極が露出し、その突出電極が各制御電極の一部分にそれぞ

れ接合されることが有効である。さらに、制御電極と半導体素体の同一主面上に存在する主電極に接合された電極体の断面積が制御電極と制御端子との間の接続導体より半導体素体から遠い側において大きくされたこと、その場合電極体の断面積が半導体素体主面上の制御電極と制御端子との間の接続導体の上方を避けて大きくされたこと、制御端子の容器外にあって先端に近い部分が可撓性であること、そのために制御端子の容器に近接した部分が波状に形成されたこと、あるいは制御端子の先端がU字状に分岐されたことが有効である。

【0008】

【作用】半導体素体の両面に接合された電極体を直接容器外面に露出させるか、あるいは容器の端子板内面に対向させることにより、接触体を容器外面に露出する電極体あるいは端子板に対して加圧すれば、半導体素体に発生する熱は、電極体から直接あるいは端子板を介して接触体に伝搬され、半導体装置の電流容量を増大させることができる。そして、主電極の接続に導線のボンディングによる接続を用いないので、内部インダクタンスが小さくなる。さらに、電極体の断面積を半導体素体から遠い側で大きくすることにより、放熱を向上させることができる。また、制御電極の制御端子と接続する共通配線を介しての接続を、導線のボンディングによって行うこともできるが、内部に共通配線を有し各制御電極の一部に接合する突出電極のみが露出する両面絶縁板の接触基板を用いることにより、ボンディング導線のためのスペースが節減され、容器の高さを低くすることができる。さらに、不良ユニットあるいは素子のゲート配線をしゃ断してリペアすることも容易であり、また容器外に引き出される制御端子の先端部分を可撓性にするにより、制御端子の外部接続の際に容器に近接した部分での応力による支障が生ずることがない。

【0009】

【実施例】図1(a)は本発明の一実施例のIGBT素子を示し、図1(b)はそのIGBTチップを示し、図3と共通の部分には同一の符号が付されている。SiからなるIGBTチップ1の下面のコレクタ電極21には、Siとほぼ熱膨張係数の等しいモリブデンあるいはタングステンからなるコレクタ電極2が全面に高温はんだ等でろう付けされるか、あるいは融着されている。また、エミッタ電極17にはチップ中心部でエミッタ電極3が同様に接合されている。このチップ1を底板4とアルミナセラミックスの外枠5からなる容器に入れる。チップ1の下面を熱伝導率の高いCuなどからなる底板4にはんだによりろう付けしてもよい。外枠5はI字形断面を有し、その段部上に内部ゲートリード6が固定され、このリードから外枠5を貫通するゲート端子7から引出されている。そして、チップ1上のゲート電極に接続されたゲートパッド22とゲートリード6をAl線8のボンディングにより接続する。このあと、不活性ガス中で蓋板9を外

枠5の上端面とろう付け、融着あるいは接着によって接合し、密封する。なお、外枠には、アルミナの代わりに、ムライトやステアタイトあるいは窒化アルミニウムを用いることができる。また底板4、蓋板6との接合が低温で行われる場合には、樹脂も用いることができる。このほか、IGBTチップ1の耐圧維持および保護の目的により、素体1の周辺の容器内にシリコン樹脂を充填してもよい。このようにして34mm×34mm×8mmのコンパクトな寸法のIGBT素子が得られる。

【0010】図3(a)、(b)、(c)および図4に示す本発明の別の実施例のIGBT素子では、チップ1が図3(b)のB-B線断面図である図4に示すように8個のユニットパターンに分割されており、各ユニットパターンに存在するゲート電極16にはそれぞれボンディングパッド22が存在する。そして周囲の外枠5の段部上のゲートリード6とAl線8のボンディングにより接続される。ゲートの接続後、底板4と外枠5からなる容器にゲル23、樹脂24などの充填剤が封入され、エミッタ電極体3が樹脂24の面より突出している。なお、図4に示すような複数のIGBTユニットのうちに不良ユニットがある場合、そのユニットに対するAl線8のボンディングをしないうち、あるいは切断することによりリペアすることができる。

【0011】図5は図1のIGBT素子の複数個を用いた半導体装置、すなわちIGBTモジュールを示す。図において、複数個のIGBT素子31が2個の接触体32、33の間にはさまれ、絶縁ボルト34とナット35により、上部接触体32が素子31の図1における蓋板9と、下部接触体33が底板4に加圧接触し、素子31は接触体32、33の間に固定される。そして、容器の中のエミッタ電極体4と蓋板9との間、またコレクタ電極体2が底板4とろう付けされないときにはそれらの間の低抵抗の接触が確保される。これにより、IGBTチップ1に発生する熱は、エミッタ電極体3、蓋板9、上部接触体32およびコレクタ電極体2、底板4、下部接触体33の径路を経て伝達される。接触体32、33は風冷により表面から放熱するので冷却体を兼ねているが、さらに放熱用フィンを備えたり、水冷あるいはヒートポンプジャケットを備えることにより冷却効果を上げることも効果的で、これらの方策により同一電流容量のIGBTモジュールを複数個のIGBTチップを一つの容器に収容し、各チップのエミッタ電極との接続をボンディングした導線で行う場合に比して約1/2の大きさにすることができ、低インダクタンスになる。

【0012】また、図示のように隣接するIGBT素子31のゲート端子7をはんだづけ、圧着またはねじ止めにより接続することができ、素子内のゲート配線を利用することで、モジュール内部に配線をひき回す必要がなくなり、一層のモジュールの寸法縮小ができる。図6(a)、(b)、(c)に示す本発明の実施例のIGBT素子

は、樹脂モジュール型であり、絶縁性外枠6は用いない。すなわち、下面にコレクタ電極体2、上面にエミッタ電極体3を露出させて樹脂24により封止されている。そして、IGBTチップ1上のゲートパッド22への接続にはゲート接触基板25が用いられている。ゲート接触気団25は図7(a)、(b)に示すように、ゲートリード6は、それぞれ中央にエミッタ電極3のための貫通孔30を有する上部絶縁板26と下部絶縁板27の間にはさまれていて外部から見えない。両絶縁板26、27にはセラミックあるいは高分子材料の板を用いる。そして、下面絶縁板27からはんだバンプ28が突出している。このはんだバンプ28がIGBTチップ1の各ユニットパターンに存在するボンディングパッド22と接合される。このようなゲート接触基板25を用いることにより、素子の高さをAl線8によって接続する場合に比して1mm以上薄くすることができた。なお、ゲートリード6から対向する位置でゲート接触基板25外へゲート端子7が引き出されるが、その根本部分には波状部分71が形状され、先端部が変形自在になっている。

【0013】図3に示すIGBT素子では、エミッタ電極体3は、チップ1上のゲート電極にボンディングされる導線8との接触をさけるため、長方形にしなければならず、コレクタ電極体3に比して面積が小さくなる。そのためエミッタ電極側からの放熱量はコレクタ電極側からに比してかなり少なかった。図8(a)、(b)、(c)に示す実施例では、ゲート接触基板25を用いる構造でエミッタ電極体3の横断面積がゲート接触基板25上部で大きくしたものである。この場合、エミッタ電極体3の加工とチップ1に対する位置合わせが難しくなる反面、エミッタ電極体側への放熱量を増大させることができる。この場合は、ゲート接触基板25を用いているため、エミッタ電極体3とボンディング導線との接触の問題はないが、横断面積がゲート接触基板の上部に限られる。図9(a)、(b)、(c)は、図3の素子のようにゲートボンディング導線8を用いる場合の実施例を示し、エミッタ電極体5の横断面積を大きくした上部はゲートボンディング導線8の上方を避けるスリット81を形成した。これによって図9(c)に示すようにエミッタ電極体3の面積を拡大した上部が導線8と接触するおそれなくなり、厚さを厚くすることができ、熱抵抗の低減を大きくすることができた。図10に示す実施例では、図9のスリット81をつないでエミッタ電極体3の平面形状をI字状にした。図9の実施例にくらべて熱抵抗は増大するが、電極体の加工は容易になる。

【0014】図11、図12は、ゲート接触基板25の下部絶縁板27を除いて示したゲートリード6のパターンの二つの例であり、ゲートリード6は各はんだバンプ28から離れた位置でその外側あるいは内側に環状に形成されている。図13(a)、(b)、(c)は、このようなゲート接触基板を用いたIGBT素子でチップに不良ユニットが存在

する場合のリペア方法を示す。図13(a)に示すIGBTチップ1で不良ユニット10が存在する場合、図13(b)、(c)に示すように上部絶縁板26から下部絶縁板27に達する貫通孔29を明け、その部分のはんだパンプ28を除去して、不良ユニット10のゲート電極がゲートリード6に接続されないようにする。これにより、Al線8を用いてゲートの接続を行う図1あるいは図3、図4の場合のようにリペアを行うことができた。

【0015】以上の実施例では、一つのIGBT素子のIGBTチップが1個の場合であるが、1個または複数個のゲートを有するIGBTチップを複数個封入したマイクロスタックにおいても同様な両面冷却構造にすることができ、不良チップの分離も同様にできる。図14は、本発明によるIGBT素子31の複数個からなるモジュールの組立を示し、図5と共通の部分には同一の符号が付されている。このとき、ゲート端子7がはんだ39で固定される端子台37の高さが同じであれば問題はないが、端子台37の加工誤差や、あるいはゲート接触基板25を用いた素子の場合のゲート接触基板の傾きなどの理由からゲート端子取り付け面の高さが違う場合、素子31が傾いてしまったり図のように浮き上がってしまったりする場合がある。しかし、図15に示すように、ゲート端子7の根本に図6、図8に示したような波状部分71があれば、そのような取り付け面高さの差を吸収するため、図15(a)のように素子31が最初傾いていても、各素子の両面を接触体32、33に直接あるいはスペーサ36を介して間接に十分な力で加圧接触させることができる。この波状部分71がない場合には、ゲート端子7の根本部分に大きな応力がかかり、破損の原因になるだけでなく、大きな加圧力がかからないために接触熱抵抗が増大することがある。上記のゲート端子構造によりこのような破損あるいは接触熱抵抗の増大が避けられる。図16(a)、(b)は、図5に示したようにモジュールの隣接素子31のゲート端子7を直接接続した場合を示し、もしゲート端子7が剛性が高く、同一高さになれば、一方の素子31は浮き上がってしまって上記と同様の不具合が生ずるか、先端部を可撓性にするにより、このような不具合が生じない。

【0016】図17に示した本発明の実施例の素子では、ゲート端子7の先端部72をU字状に分岐させた。この先端部72は変形しやすいので、加工誤差などによるゲート端子7とゲート端子台33との位置や高さになずれがあっても、図18(a)、(b)に示すようにねじ38を用いて端子台37や隣接素子のゲート端子7と密着させることができ、組立中のゲート端子破損や接触不良などを無くすることができる。また素子31と接触体32、33とを密着させられ、熱抵抗も軽減できる。

【0017】以上、IGBT素子についての実施例について述べたが、他の半導体装置、例えば縦形MOSFETあるいはサイリスタのように、一主面上に主電極と制御電極を有する半導体基板を用いた半導体装置において

も同様に実施できる。

【0018】

【発明の効果】本発明によれば、半導体素体の両主面の主電極に電極体を接合し、一主面上の制御電極からは共通配線を介して容器側方に制御端子を引き出し、電極体に外部の圧力により容器端子板を接触させて熱および電気の通路の一部とするか、電極体の他面を容器外面に露出させることにより、半導体装置両面からの放熱が可能となり、小さな体積で大きな電流容量を持たせることが可能となった。さらに、複数の制御電極への接続に、共通制御配線をはさみ、各制御電極の一部に接合する突出電極のみが露出する接触基板を用いることにより、導線のボンディングのためのスペースが節減され、一層の小形化が可能となった。

【図面の簡単な説明】

【図1】本発明の一実施例のIGBT素子を示し、(a)が断面図、(b)が素子チップの正面図

【図2】IGBTの基本構造の断面図

【図3】本発明の異なる実施例のIGBTを示し、(a)が平面図、(b)が側面図、(c)が(a)のA-A線断面図

【図4】図3の素子のB-B線断面図

【図5】図1の素子を用いたIGBTモジュールの断面図

【図6】本発明の別の実施例のIGBT素子を示し、(a)が平面図、(b)が(a)のC-C線断面図、(c)が(a)のD-D線断面図

【図7】図6の素子のゲート接触基板を示し、(a)上平面図、(b)が下面図

【図8】本発明のさらに別の実施例のIGBT素子を示し、(a)が平面図、(b)が(a)のE-E線断面図、(c)が(a)のF-F線断面図

【図9】本発明の他の実施例のIGBT素子を示し、(a)が平面図、(b)が(a)のH-H線断面図、(c)が(b)のI-I線矢視断面図

【図10】本発明の他の実施例のIGBT素子の断面図

【図11】本発明の実施例のIGBT素子に用いるゲート接触基板の一例を示し、下部絶縁板を除いての下面図

【図12】本発明の実施例のIGBT素子に用いるゲート接触基板の他の例を示し、下部絶縁板を除いての下面図

【図13】図6あるいは図8の素子でのリペアの方法を示し、(a)がIGBTチップの平面図、(b)がリペア後のゲート接触基板の平面図、(c)がリペア後のゲート接触基板の下面図

【図14】本発明の実施例の素子をIGBTモジュールの組立ての際の不具合の例を示す側面図

【図15】図6あるいは図8の素子を用いたIGBTモジュールの組立方法を(a)、(b)の順に示す側面図

【図16】図6あるいは図8の素子のゲート端子相互を接続した場合を示し、(a)が側面図、(b)が(a)のG部拡大側面図

【図17】 本発明のさらに異なる実施例の IGBT 素子の平面図

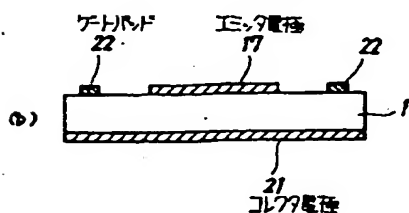
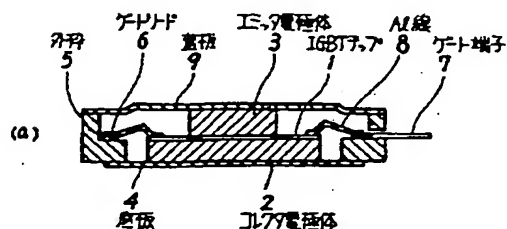
【図18】 図17の素子を用いた IGBT モジュールを示し、(a) が側面図、(b) が (a) の J 部拡大平面図

【符号の説明】

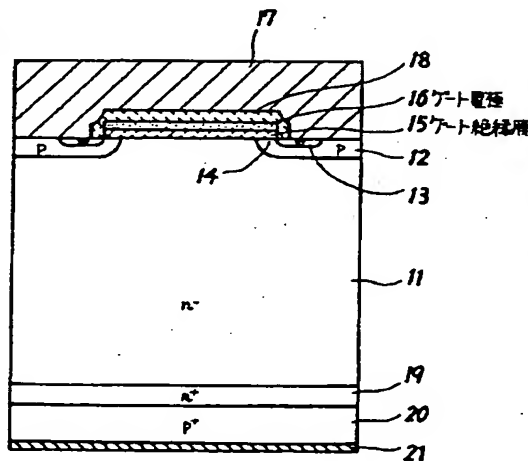
- 1 IGBTチップ
- 2 コレクタ電極体
- 3 エミッタ電極体
- 4 底板
- 5 外枠
- 7 ゲート端子
- 9 蓋板
- 10 不良ユニット
- 15 ゲート絶縁膜
- 16 ゲート電極
- 17 エミッタ電極

- 21 コレクタ電極
- 22 ゲートパッド
- 24 樹脂
- 25 ゲート接触基板
- 26 上部絶縁板
- 27 下部絶縁板
- 28 はんだバンプ
- 31 IGBT素子
- 32 上部接触体
- 33 下部接触体
- 34 絶縁ボルト
- 35 ナット
- 71 ゲート端子波状部分
- 72 分岐部
- 81 スリット

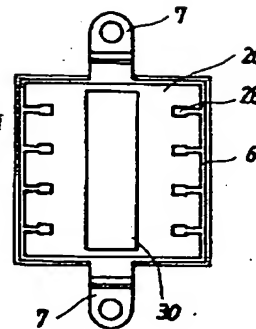
【図1】



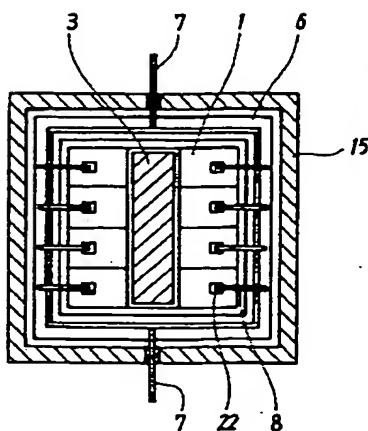
【図2】



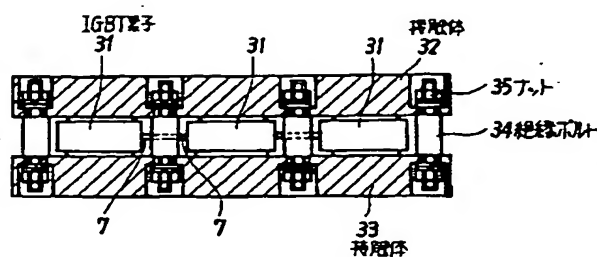
【図11】



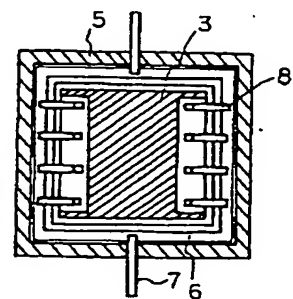
【図4】



【図5】

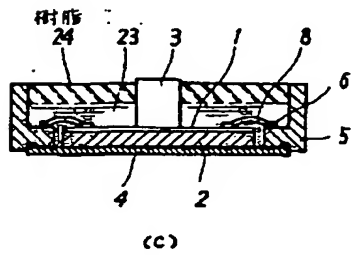
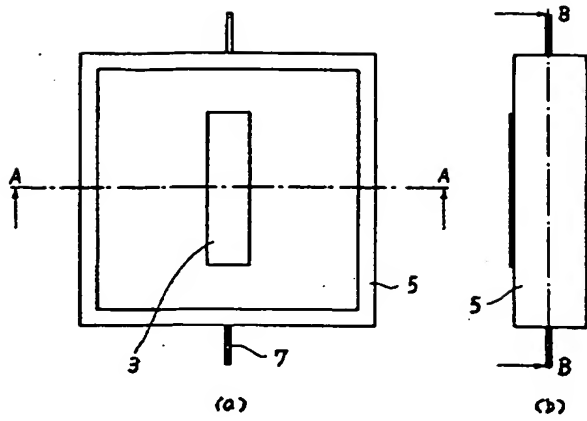


【図10】



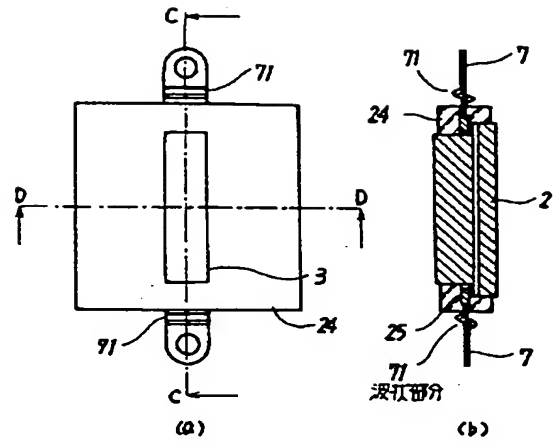


【図3】



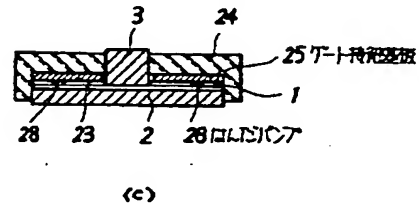
(c)

【図6】



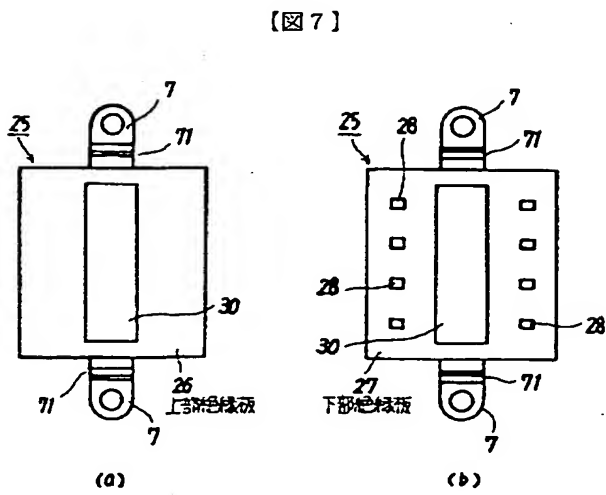
(a)

(b)



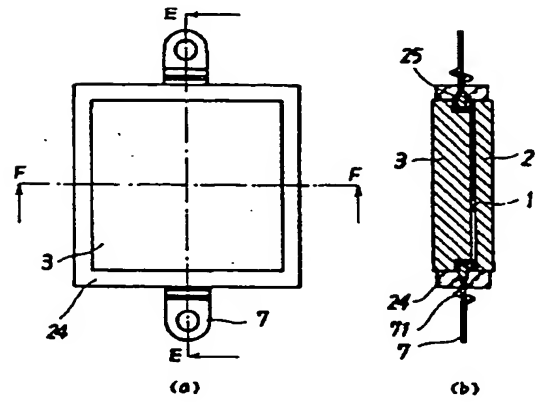
(c)

【図8】



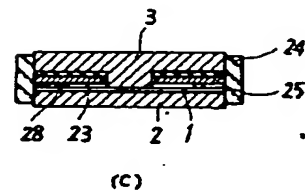
(a)

(b)



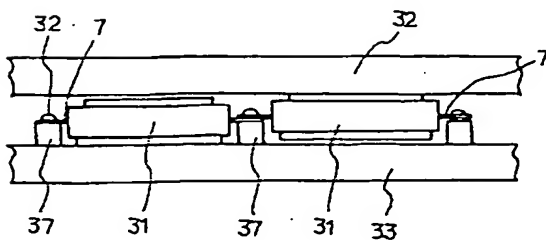
(a)

(b)



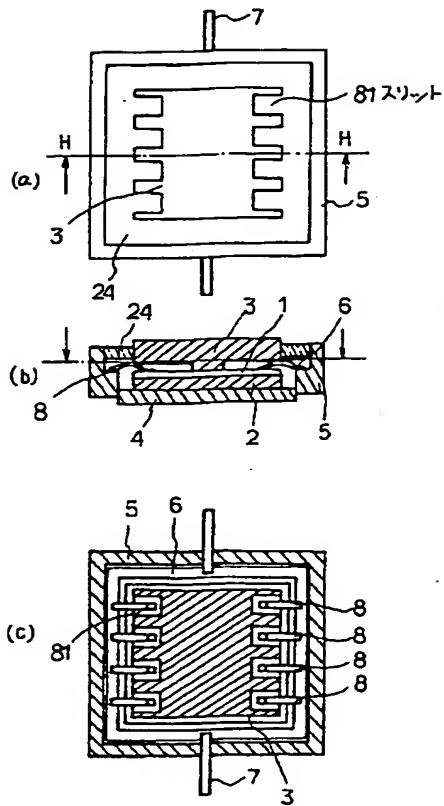
(c)

【図14】

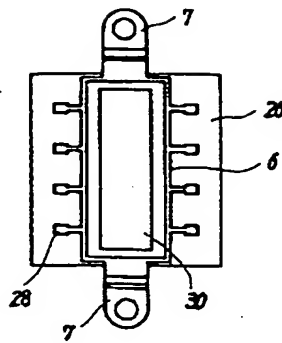




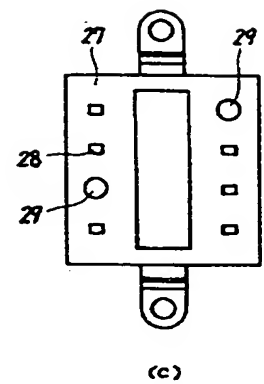
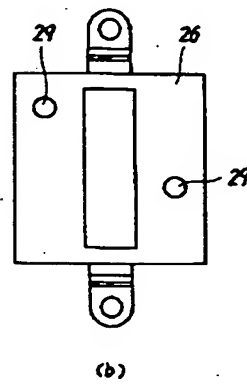
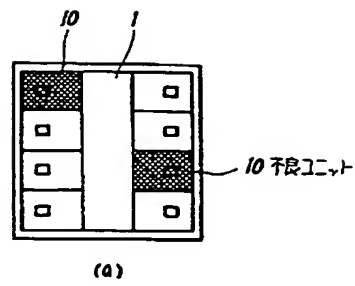
【図9】



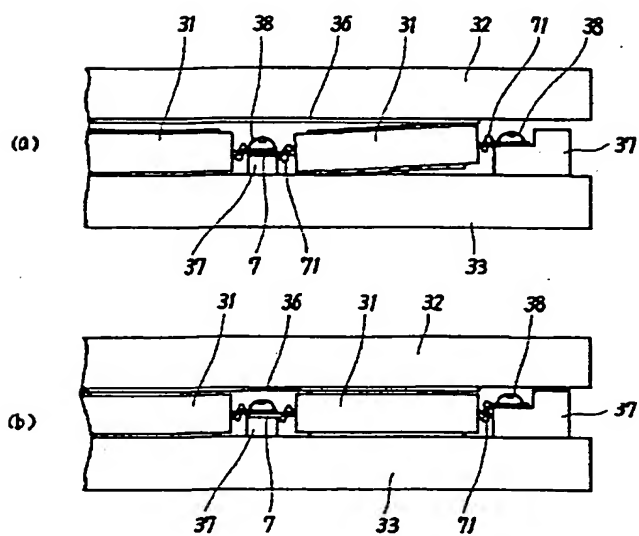
【図12】



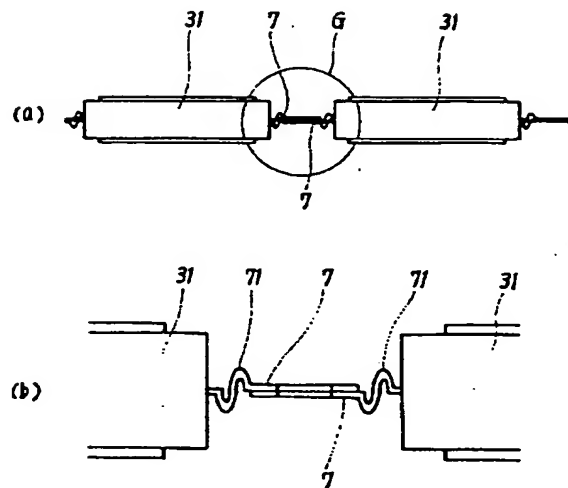
【図13】



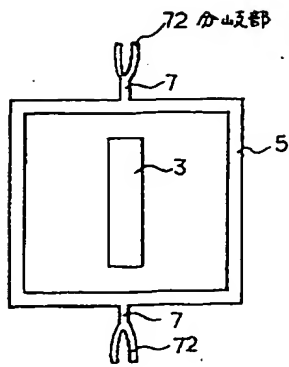
【図15】



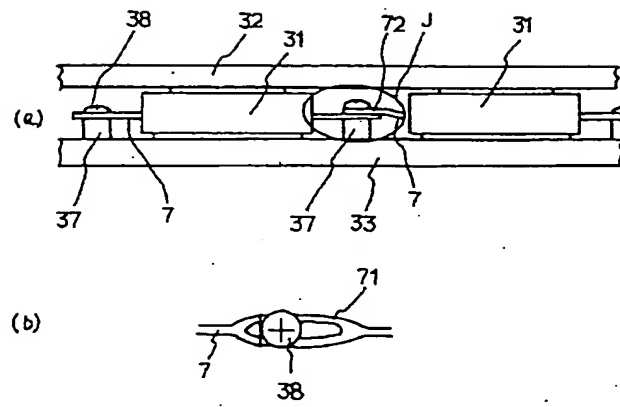
【図16】



【図17】



【図18】



## Abstract of JP6291223

**PURPOSE:**To enable a semiconductor element to dissipate heat from both its upside and underside by a method wherein an electrode body is jointed to primary electrodes located on both the primary surfaces of the semiconductor element respectively, a control terminal is led out to the side of a case from a control electrode located on the one primary surface, and a case terminal board is brought into contact with the electrode body to serve as a thermal and electrical path.

**CONSTITUTION:**A collector electrode body 2 of molybdenum or the like is brazed throughout a collector electrode 21 provided to the underside of an IGBT chip 1. An emitter electrode body 3 is jointed to an emitter electrode 17, the chip 1 is put in a case composed of a base plate 4 and an outer frame 5, and the underside of the chip 1 is soldered to the base plate 4 of Cu or the like. An inner gate lead 6 is fixed onto the step of the outer frame 5 and led out through a gate terminal 7 which penetrates the outer frame 5. A gate pad 22 connected to a gate electrode on the chip 1 is connected to an Al wire 8 by bonding. Thereafter, a lid 9 is brazed to the upside of the outer frame 5 to hermetically seal up the IGBT chip 1. Therefore, heat released from a semiconductor element is conducted to a contact body from electrode bodies and dissipated from both the upside and underside of the element.